

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-58808

(43)公開日 平成7年(1995)3月3日

(51)Int.Cl.⁶
H 04 L 29/10識別記号
9371-5K

F I

H 04 L 13/ 00

技術表示箇所
309 A

審査請求 有 請求項の数3 OL (全5頁)

(21)出願番号 特願平5-161990

(22)出願日 平成5年(1993)6月30日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 関根 康治

東京都港区芝五丁目7番1号 日本電気株式会社内

(74)代理人 弁理士 井出 直孝

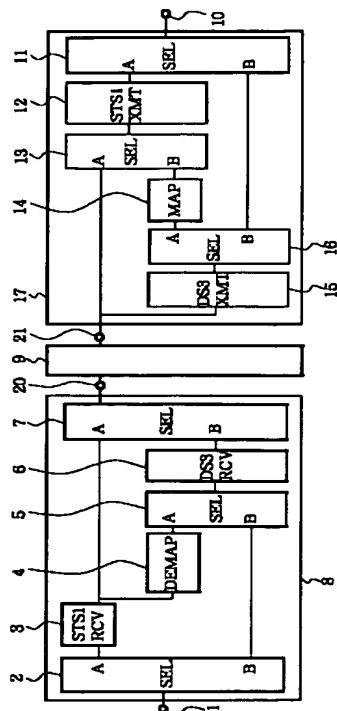
(54)【発明の名称】 クロスコネクト用インターフェースおよび装置

(57)【要約】

【目的】 複数種類の規格の信号を一系統の送信および受信インターフェースを用いてクロスコネクトさせる。

【構成】 インターフェース内に複数種類に対応できる送受信部を設け、複数のセレクタでこれらを切替制御する。

【効果】 ハードウェア構成が簡単になり、クロスコネクト設計の柔軟性が向上される。



1

【特許請求の範囲】

【請求項1】 到来する信号の形式が規格STS1または規格DS3のいずれかであり、規格STS1についてはそのペイロード領域に規格DS3の信号が埋め込まれた形式を含む信号の入力端子(1)と、クロスコネクトスイッチへ接続する出力端子(20)とを備えたクロスコネクト用受信インターフェースにおいて、

規格STS1の信号を受信する第一の受信回路(3)と、この第一の受信回路の出力から規格DS3の信号をデマップする分離回路(4)と、規格DS3の信号を受信する第二の受信回路(6)と、第一ないし第三のセレクタ(2, 5, 7)とを備え、

前記入力端子が前記第一のセレクタ(2)の共通端子に接続され、この第一のセレクタのA端子が前記第一の受信回路の入力に接続され、この第一のセレクタのB端子が前記第二のセレクタ(5)のB端子に接続され、前記第一の受信回路の出力が前記第三のセレクタ(7)のA端子に接続され、前記第一の受信回路の出力に前記分離回路の入力が接続され、この分離回路の出力が前記第二のセレクタのA端子に接続され、この第二のセレクタの共通端子が前記第二の受信回路の入力に接続され、この第二の受信回路の出力が前記第三のセレクタのB端子に接続されたことを特徴とするクロスコネクト用受信インターフェース。

【請求項2】 クロスコネクトスイッチへ接続する入力端子(21)と、出力する信号の形式が規格STS1または規格DS3のいずれかであり、規格STS1についてはそのペイロード領域に規格DS3の信号が埋め込まれた形式を含む信号の出力端子(10)とを備えたクロスコネクト用送信インターフェースにおいて、

規格DS3の信号を送信する第一の送信回路(15)と、規格STS1の信号を送信する第二の送信回路(12)と、規格DS3の信号をマッピングする多重回路(14)と、第一ないし第三のセレクタ(16, 13, 11)とを備え、

前記第一の送信回路(15)の入力が前記入力端子に接続され、この第一の送信回路の出力が前記第一のセレクタ(16)の共通端子に接続され、この第一のセレクタのA端子が前記多重回路(14)の入力に接続され、この第一のセレクタのB端子が前記第三のセレクタ(11)のB端子に接続され、前記多重回路の出力が前記第二のセレクタ(13)のB端子に接続され、この第二のセレクタのA端子が前記入力端子に接続され、この第二のセレクタの共通端子が前記第二の送信回路(12)の入力に接続され、この第二の送信回路の出力が前記第三のセレクタのA端子に接続され、この第三のセレクタの共通端子が前記出力端子(10)に接続されたことを特徴とするクロスコネクト用送信インターフェース。

【請求項3】 請求項1記載のクロスコネクト用受信インターフェースの出力と、請求項2記載のクロスコネクト

2

用送信インターフェースの入力とがそれぞれクロスコネクトスイッチに接続されたクロスコネクト装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はデジタル通信に利用する。特に、異なる種類の信号をクロスコネクトさせる技術に関する。

【0002】

【従来の技術】 従来のクロスコネクト装置のインターフェースは、図2に示すように、同期網の規格STS1信号専用の入力端子1から規格STS1信号を受信するクロスコネクト用受信インターフェース8と、規格STS1信号専用の出力端子10から規格STS1信号を送信するクロスコネクト送信インターフェース17と、規格DS3信号専用の入力端子1'から規格DS3信号を受信するクロスコネクト用受信インターフェース8'と、規格DS3信号専用の出力端子10'からDS3信号を送信するクロスコネクト送信インターフェース17'とから構成される。

【0003】 規格STS1信号のクロスコネクト用受信インターフェース8は、規格STS1信号の終端、規格STS1信号のデスクランブル、規格STS1信号の障害の監視および規格STS1信号の信号品質の監視を行う第一の受信回路3と、規格STS1信号のペイロード領域に埋め込まれた規格DS3信号を取り出す分離回路4と、規格STS1信号のペイロード領域から取り出した規格DS3信号の終端、規格DS3信号のデスクランブル、規格DS3信号の障害の監視および規格DS3信号の信号品質の監視を行う第二の受信回路6と、規格STS1信号か規格STS1信号からデマップされた規格DS3信号のどちらかを選択するセレクタ70とから構成される。

【0004】 規格STS1信号のクロスコネクト送信インターフェース17は、規格STS1信号の障害の監視、規格STS1信号のスクランブルおよび規格STS1信号のオーバーヘッドバイトの挿入を行う第一の送信回路15と、規格DS3信号の障害の監視、規格DS3信号のスクランブルおよびDS3信号のコントロールビットの挿入を行う第一の送信回路15と、規格DS3信号を規格STS1信号内のペイロード領域に埋め込む多重回路14と、クロスコネクトスイッチ9から出力された規格STS1信号か、規格DS3信号をマッピングした規格STS1信号かを選択するセレクタ80より構成される。

【0005】 規格DS3信号のクロスコネクト用受信インターフェース部8'は、受信回路6'から構成され、規格DS3信号のクロスコネクト送信インターフェース17'は、送信回路15'から構成される。

【0006】

【発明が解決しようとする課題】 しかし、このような従

來のクロスコネクト装置では、規格DS3信号および規格STS1信号専用のインタフェースをそれぞれ用意する必要がある。規格DS3信号と規格STS1信号とで入出力ポートが専用であるため、回線の信号種類に応じてインタフェースを選択する必要があり、回線設計をフレキシブルに行うことが困難になり、経路の迂回などのクロスコネクト機能が制約を受けることになる。

【0007】規格DS3信号の送受信インタフェースと規格STS1信号の送受信インタフェースに規格DS3信号の受信部および規格DS3信号の送信部が共通しているため、ハードウェア上の重複になる。

【0008】本発明は、このような背景に行われたものであり、複数種類の信号を一系統のインタフェースでクロスコネクトすることができるクロスコネクト用送信および受信インタフェースおよびクロスコネクト装置を提供することを目的とする。

【0009】

【課題を解決するための手段】本発明の第一の観点は、到来する信号の形式が規格STS1または規格DS3のいずれかであり、規格STS1についてはそのペイロード領域に規格DS3の信号が埋め込まれた形式を含む信号の入力端子と、クロスコネクトスイッチへ接続する出力端子とを備えたクロスコネクト用受信インタフェースである。

【0010】ここで、本発明の特徴とするところは、規格STS1の信号を受信する第一の受信回路と、この第一の受信回路の出力から規格DS3の信号をデマップする分離回路と、規格DS3の信号を受信する第二の受信回路と、第一ないし第三のセレクタとを備え、前記入力端子が前記第一のセレクタの共通端子に接続され、この第一のセレクタのA端子が前記第一の受信回路の入力に接続され、この第一のセレクタのB端子が前記第二のセレクタのB端子に接続され、前記第一の受信回路の出力が前記第三のセレクタのA端子に接続され、前記第一の受信回路の出力に前記分離回路の入力が接続され、この分離回路の出力が前記第二のセレクタのA端子に接続され、この第二のセレクタの共通端子が前記第二の受信回路の入力に接続され、この第二の受信回路の出力が前記第三のセレクタのB端子に接続されたところにある。

【0011】本発明の第二の観点は、クロスコネクトスイッチへ接続する入力端子と、出力する信号の形式が規格STS1または規格DS3のいずれかであり、規格STS1についてはそのペイロード領域に規格DS3の信号が埋め込まれた形式を含む信号の出力端子とを備えたクロスコネクト用送信インタフェースである。

【0012】ここで、本発明の特徴とするところは、規格DS3の信号を送信する第一の送信回路と、規格STS1の信号を送信する第二の送信回路と、規格DS3の信号をマップする多重回路と、第一ないし第三のセレクタとを備え、前記第一の送信回路の入力が前記入力端子

に接続され、この第一の送信回路の出力が前記第一のセレクタの共通端子に接続され、この第一のセレクタのA端子が前記多重回路の入力に接続され、この第一のセレクタのB端子が前記第三のセレクタのB端子に接続され、前記多重回路の出力が前記第二のセレクタのB端子に接続され、この第二のセレクタのA端子が前記入力端子に接続され、この第二のセレクタの共通端子が前記第二の送信回路の入力に接続され、この第二の送信回路の出力が前記第三のセレクタのA端子に接続され、この第三のセレクタの共通端子が前記出力端子に接続されたところにある。

【0013】本発明の第三の観点は、前記クロスコネクト用受信インタフェースの出力と、前記クロスコネクト用送信インタフェースの入力とがそれぞれクロスコネクトスイッチに接続されたクロスコネクト装置である。

【0014】

【作用】規格STS1信号と規格DS3信号とが一つの回線により伝送され、クロスコネクト用受信インタフェースにおいて、第一のセレクタ(2)は、信号種類に応じてA端子またはB端子に切替えられる。規格STS1信号時には、A端子に切替られ、規格STS1信号は第一の受信回路(3)に入力される。第一の受信回路の出力は、第三のセレクタ(7)のA端子から共通端子に出力され出力端子(20)からクロスコネクトスイッチ(9)に入力される。この規格STS1信号のペイロード領域に規格DS3信号が埋もれているものについては、第一の受信回路の出力はデマップのため分離回路(4)に入力される。この分離回路の出力は、第二のセレクタ(5)のA端子から共通端子に出力され規格DS3信号の受信回路である第二の受信回路に入力される。この第二の受信回路の出力は、第三のセレクタ(7)のB端子から共通端子に出力され出力端子からクロスコネクトスイッチに入力される。

【0015】規格DS3信号時には、第一のセレクタはB端子に切替られ、さらに、第二のセレクタのB端子から共通端子に出力され第二の受信回路から第三のセレクタのB端子および共通端子を介して出力端子に出力される。

【0016】送信インタフェースにおいて、規格STS1信号時は、クロスコネクトスイッチから出力される信号は入力端子21から第二のセレクタ(13)のA端子および共通端子を介して第二の送信回路(12)に入力され、この出力は第三のセレクタ(11)のA端子および共通端子を介して出力端子10に出力される。規格DS3信号時は、第一のセレクタがB端子に切り替わっていることから、第一の送信回路(15)に入力され、第一のセレクタ(16)の共通端子に入力される。この規格DS3信号を規格STS1信号にマッピングするときは、第一のセレクタのA端子から出力され多重回路(14)を介して第二のセレクタのB端子に入力される。第

二のセレクタの共通端子から出力された規格 D S 3 信号がペイロード領域に埋め込まれた規格 S T S 1 信号は、第二の送信回路に入力され、その出力は第三のセレクタの A 端子および共通端子を介して出力端子 10 に出力される。また、規格 S T S 1 信号のペイロード領域に埋め込まれない規格 D S 3 信号は、第一のセレクタの B 端子から出力されて第三のセレクタの B 端子および共通端子を介して出力端子 10 に出力される。

【0017】

【実施例】本発明実施例の構成を図 1 を参照して説明する。図 1 は本発明実施例装置のブロック構成図である。

【0018】本発明の第一の観点は、到来する信号の形式が規格 S T S 1 または規格 D S 3 のいずれかであり、規格 S T S 1 についてはそのペイロード領域に規格 D S 3 の信号が埋め込まれた形式を含む信号の入力端子 1 と、クロスコネクトスイッチ 9 へ接続する出力端子 20 とを備えたクロスコネクト用受信インタフェース 8 である。

【0019】ここで、本発明の特徴とするところは、規格 S T S 1 の信号を受信する第一の受信回路 3 と、この第一の受信回路 3 の出力から規格 D S 3 の信号をデマップする分離回路 4 と、規格 D S 3 の信号を受信する第二の受信回路 6 と、第一ないし第三のセレクタ 2、5、7 とを備え、入力端子 1 が第一のセレクタ 2 の共通端子に接続され、この第一のセレクタ 2 の A 端子が第一の受信回路 3 の入力に接続され、この第一のセレクタ 2 の B 端子が第二のセレクタ 5 の B 端子に接続され、第一の受信回路 3 の出力が前記第三のセレクタ 7 の A 端子に接続され、第一の受信回路 3 の出力に分離回路 4 の入力が接続され、この分離回路 4 の出力が第二のセレクタ 5 の A 端子に接続され、この第二のセレクタ 5 の共通端子が第二の受信回路 6 の入力に接続され、この第二の受信回路 6 の出力が第三のセレクタ 7 の B 端子に接続されたところにある。

【0020】本発明の第二の観点は、クロスコネクトスイッチ 9 へ接続する入力端子 21 と、出力する信号の形式が規格 S T S 1 または規格 D S 3 のいずれかであり、規格 S T S 1 についてはそのペイロード領域に規格 D S 3 の信号が埋め込まれた形式を含む信号の出力端子 10 とを備えたクロスコネクト用送信インタフェース 17 である。

【0021】ここで、本発明の特徴とするところは、規格 D S 3 の信号を送信する第一の送信回路 15 と、規格 S T S 1 の信号を送信する第二の送信回路 12 と、規格 D S 3 の信号をマッピングする多重回路 14 と、第一ないし第三のセレクタ 16、13、11 とを備え、第一の送信回路 15 の入力が入力端子 21 に接続され、この第一の送信回路 15 の出力が第一のセレクタ 16 の共通端子に接続され、この第一のセレクタ 16 の A 端子が多重回路 14 の入力に接続され、この第一のセレクタ 16 の

B 端子が第三のセレクタ 11 の B 端子に接続され、多重回路 14 の出力が第二のセレクタ 13 の B 端子に接続され、この第二のセレクタ 13 の A 端子が入力端子 21 に接続され、この第二のセレクタ 13 の共通端子が第二の送信回路 12 の入力に接続され、この第二の送信回路 12 の出力が第三のセレクタ 11 の A 端子に接続され、この第三のセレクタ 11 の共通端子が出力端子 10 に接続されたところにある。

【0022】本発明の第三の観点は、クロスコネクト用受信インタフェース 8 の出力と、クロスコネクト用送信インタフェース 17 の入力とがそれぞれクロスコネクトスイッチ 9 に接続されたクロスコネクト装置である。

【0023】次に、本発明実施例の動作を説明する。本発明実施例装置では、①入力側が規格 S T S 1 信号、出力側が規格 S T S 1 信号、クロスコネクトスイッチ 9 を通る信号のレベルが規格 S T S 1 信号のクロスコネクト、②入力側が規格 S T S 1 信号、出力側が規格 S T S 1 信号、クロスコネクトスイッチ 9 を通る信号のレベルが規格 D S 3 信号のクロスコネクト、③入力側が規格 D S 3 信号、出力側が規格 S T S 1 信号、クロスコネクトスイッチ 9 を通る信号のレベルが規格 D S 3 信号のクロスコネクト、④入力側が規格 S T S 1 信号、出力側が規格 D S 3 信号、クロスコネクトスイッチ 9 を通る信号のレベルが規格 D S 3 信号のクロスコネクト、⑤入力側が規格 D S 3 信号、出力側が規格 D S 3 信号、クロスコネクトスイッチ 9 を通る信号のレベルが規格 D S 3 信号のクロスコネクト、の 5 種類のクロスコネクトを実行することができる。例えば、①のクロスコネクトを実行する場合には、クロスコネクト用受信インタフェース 8 では、第一のセレクタ 2 を A 端子側、第三のセレクタ 7 を A 端子側に設定し、クロスコネクト用送信インタフェース 17 では、第二のセレクタ 13 を A 端子側、第三のセレクタ 11 を A 端子側に設定する、同様にして、②の場合には、第一のセレクタ 2 を A 端子側、第二のセレクタ 5 を A 端子側、第三のセレクタ 7 を B 端子側、第一のセレクタ 16 を A 端子側、第二のセレクタ 13 を B 端子側、第三のセレクタ 11 を A 端子側に設定する、③の場合には、第一のセレクタ 2 を B 端子側、第二のセレクタ 5 を B 端子側、第三のセレクタ 7 を B 端子側、第一のセレクタ 16 を A 端子側、第二のセレクタ 13 を B 端子側、第三のセレクタ 11 を A 端子側に設定する、④の場合には、第一のセレクタ 2 を A 端子側、第二のセレクタ 5 を A 端子側、第三のセレクタ 7 を B 端子側、第一のセレクタ 16 を B 端子側、第二のセレクタ 13 を B 端子側、第三のセレクタ 11 を B 端子側に設定する、⑤の場合には、第一のセレクタ 2 を B 端子側、第二のセレクタ 5 を B 端子側、第三のセレクタ 7 を B 端子側、第一のセレクタ 16 を B 端子側、第二のセレクタ 13 を B 端子側、第三のセレクタ 11 を B 端子側に設定する。

【0024】

【発明の効果】以上説明したように、本発明によれば、

7

複数種類の信号を一系統のクロスコネクト装置でクロスコネクトすることができる。

【0025】これにより、インタフェースおよび装置のハードウェア構成が簡単化できるとともに、クロスコネクト経路設計の柔軟性が向上される。

【図面の簡単な説明】

【図1】本発明実施例装置のブロック構成図。

【図2】従来例装置のブロック構成図。

【符号の説明】

1、1'、21、21' 入力端子

2、16 第一のセレクタ

3 第一の受信回路

4 分離回路

5、13 第二のセレクタ

6 第二の受信回路

6' 受信回路

7、11 第三のセレクタ

8、8' クロスコネクト用受信インタフェース

9 クロスコネクトスイッチ

10、10'、20、20' 出力端子

12 第二の送信回路

14 多重回路

15 第一の送信回路

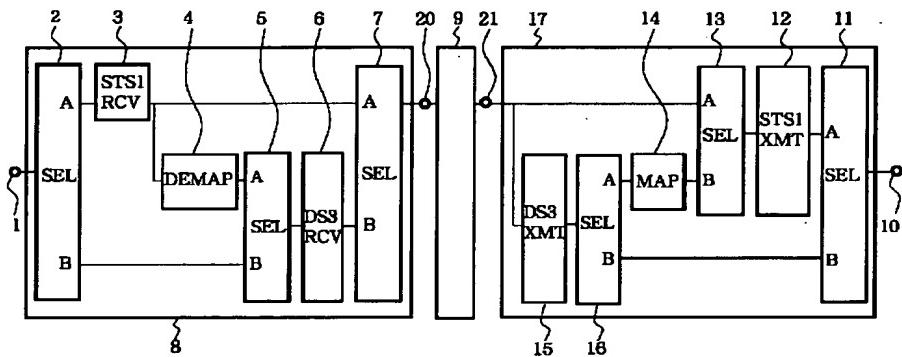
15' 送信回路

17、17' クロスコネクト用送信インタフェース

70、80 セレクタ

8

【図1】



【図2】

